

第三世代デジタルアニーラ

—ハイブリッドソルバ技術とその性能—

宮澤 俊之, 小山 純平, Matthieu Parizy

第三世代デジタルアニーラは、大規模で実用的な制約条件を有する組合せ最適化問題の求解に向けたハイブリッドシステムであり、問題条件を利用した制約活用サーチと高速な解探索を行うデジタルアニーラのハードウェアに対して、ソフトウェア介入層より自動温度制御・制約係数調整機能を用いて柔軟に制御することで、システム全体の求解性能を高めている。このシステムの性能評価を行った結果、二次割当問題では短時間で商用ソルバを凌ぐ高精度な解が得られ、二次元ナップサック問題ではデジタルアニーラのハードウェア単体では解けなかった問題の求解が可能となったので、これらの結果を報告する。

キーワード：組合せ最適化, イジングマシン, QUBO, デジタルアニーラ

1. イジングマシンと組合せ最適化

ムーア則が終焉に近づき、半世紀にわたった汎用プロセッサの演算性能の向上速度が鈍化している。一方で、種々のアプリケーションで必要とされる計算量は増加の一途を辿っており、計算量需要を満足することが大きな課題となっている。こうした中、コンピューティング技術の持続的な発展に向けて、アプリケーションドメインに特化した専用ハードウェアにより性能向上を実現するドメイン特化技術の実現が望まれている。

ドメイン特化型の技術が有効となる分野として、組合せ最適化が挙げられる。組合せ最適化は、流通コスト最小化、高効率な生産計画、金融資産の安全性を高めるポートフォリオ決定など、さまざまな社会課題の中に内在しており、制約条件を満足する組合せの中で最良のものを見つけないという一般的にはNP困難に属する問題を解く分野である。この難易度が高い組合せ最適化問題を求解するためのドメイン特化技術の一つにイジングマシンがある。イジングマシンは、磁性体モデルの一つであるイジングモデルを基に組合せ最適化問題を表現する目的関数を定義し、目的関数の値を最小化するスピン状態を探索することで最適化を行うドメイン特化技術を搭載したマシンである。2011年のカナダのD-Wave Systems社によるイジングマシン

である量子アニーラ [1] の開発を皮切りに、組合せ最適化分野にイジングマシンを適用する取り組みが盛んになってきた。この量子アニーラは基本アルゴリズムとして、1998年に門脇、西森によって原理提案された量子アニーリング法 [2] を採用しており、量子力学的な揺らぎを導入して量子断熱計算を行うことで、高速な最適解探索の可能性を有している。

ここで、イジングマシンで使用する目的関数は、解となるスピンの状態をバイナリ変数 $x_i \in \{0, 1\}$ に変換した制約なし二値変数二次計画問題 (Quadratic Unconstrained Binary Optimization: QUBO) として、式 (1) の $E(x)$ のように定義することが一般的である。

$$E(x) = \sum_{i < j} J_{ij} x_i x_j + \sum_i h_i x_i + c \quad (1)$$

ここで、 J_{ij} は i 番目と j 番目のビット間の結合係数、 h_i は i 番目のビットにおけるバイアス、 c は定数項、を表す。イジングマシンの特徴は、汎用性を有した QUBO の形で組合せ最適化問題を表現することで最適化計算を実行できる点にある。しかし、量子アニーラは超伝導素子間の結合数、結合係数の階調に対して構造・精度上の制約があり、実用問題への適用には課題が残っている [3]。

一方で、近年、量子ハードウェアの制約を克服し、QUBO 定義による汎用性とイジングマシンによる高速性を高いバランスで実現する量子インスパイアード技術に注目が集まっている。現在までに、日立製作所が開発した疑似焼きなまし法を基にした CMOS アニーリングマシン [4, 5]、光パラメトリック発振器の二つの発振状態をスピンと見立てた NTT の Coherent Ising Machine (CIM) [6]、シミュレーテッド分岐アルゴリ

みやざわ としゆき, こやま じゅんぺい, マチュー パリジ

富士通株式会社研究本部 ICT システム研究所最適化コンピューティングPJ

〒 211-8588 神奈川県川崎市中原区小田中 4-1-1

miyazawa.toshi@fujitsu.com

koyama.junpei@fujitsu.com

parizy.matthieu@fujitsu.com

ズムを用いた東芝の Simulated Bifurcation Machine (SBM) [7] など、それぞれ独自のドメイン特化型技術として開発されており、競争が激化している。

デジタルアニーラ (Digital Annealer: DA) は、実用的な組合せ最適化問題の求解に向けて富士通が開発した量子インスパイアード技術である。その特徴は、QUBO の形に落とし込まれた最適化問題の最適解を Markov Chain Monte Carlo (MCMC) 法を用いた確率的な探索で探索するアーキテクチャにある。

第一世代 DA は 1,024 ビットまでの問題に対応し、2018 年に商用サービスが開始され、第二世代 DA は専用プロセッサ (Digital Annealing Unit: DAU) への実装により、対応可能な問題規模を 8,192 ビットまで拡大し、求解性能を大きく進化させている [8, 9]。DAU は、MCMC 法を基にレプリカ交換アルゴリズム [10] などの高速化技術を取り込み、並列回路に実装した専用ハードウェアであり、高速なビット反転操作と 64bit の高階調な結合係数の表現によって高い解探索性能を実現している [9]。しかしながら、世の中の社会課題の求解では、ハードウェアの規模を超える問題、および変数間の関係を決定する多数の制約条件の処理など、イジングマシンの適用を困難とする技術的な課題がある。

本稿では、上記課題を解決し、DA を実用規模の組合せ最適化問題に適用するための新しいハードウェア・ソフトウェアのハイブリッド技術として開発された第三世代 DA [11] について、二次制当問題および二次元ナップサック問題を用いたベンチマークによってその優位性が確認できたので、これについて述べる。

2. 第三世代 DA

2.1 概要

イジングマシンを社会課題の解決に適用する場合、ハードウェアサイズを超える規模の問題の最適化、社会課題解決に求められる多様な制約条件を充足する解の求解、変数間の制約条件を表現するための定式化、自由度が高いビット間結合の表現、などが求められる。これの実現においては、イジングハードウェアによる高速解探索を活用しつつ、柔軟な問題表現や処理を実現するソフトウェア・ハードウェアのハイブリッド構成が必須となる。今回開発した、第三世代 DA は、ハードウェアである DAU と、制約を満たす有効解のみを探索するソフトウェア処理を、協調して動作させることで、適用規模を従来の 8,192 ビットから 10 万ビットに拡大するとともに、制約付き問題において大幅な高速化を実現したハイブリッドシステムである。

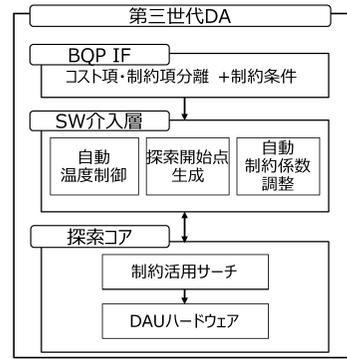


図 1 第三世代 DA の構成

第三世代 DA の内部構造は大きく分けて、問題の入力である Binary Quadratic Programming (BQP) に対応した IF、ソフトウェア介入層 (Software Intervention Layer: SIL)、探索コア、の三者からなる (図 1)。以下にて、これらの構成要素について説明する。

2.2 BQP IF

第三世代 DA では QUBO による問題定義とは別に特定の制約条件を入力する BQP IF を実装することで、制約を考慮した探索を行うことが可能となり、求解性能が向上した。

2.2.1 制約項の分離入力

第二世代 DA までの入力は単一の QUBO データの入力であったが、第三世代 DA では、評価関数 $E(x)$ は式 (2) のように、コスト項 $C(x)$ 、制約項 $P(x)$ の二つの QUBO データに分離して入力可能とした。

$$\begin{aligned}
 E(x) &= C(x) + \alpha P(x) \\
 &= \sum_{i < j} J_{ij}^c x_i x_j + \sum_i h_i^c x_i + c^c \\
 &\quad + \alpha \left(\sum_{i < j} J_{ij}^p x_i x_j + \sum_i h_i^p x_i + c^p \right) \quad (2)
 \end{aligned}$$

ここで α は制約係数の値、 J_{ij}^c 、 h_i^c 、 c^c は順にコスト項の結合係数、バイアス、定数項であり、 J_{ij}^p 、 h_i^p 、 c^p は順に制約項の結合係数、バイアス、定数項である。このコスト項と制約項の QUBO の分離入力により、システム内部でビット状態ごとにコスト項と制約項の評価値を個別に計算することで、第二世代 DA まででは不可能であった制約違反状態の検出が可能となった。

2.2.2 1hot 制約への対応

実用的な組合せ最適化問題で頻出する制約条件として、ある特定のグループのバイナリ変数の総和が 1 という等式制約がある。第三世代 DA では、この総和が 1 となる等式制約を 1hot 制約と称し、1hot 制約の変数グループを BQP IF を用いて明示的に指定すること

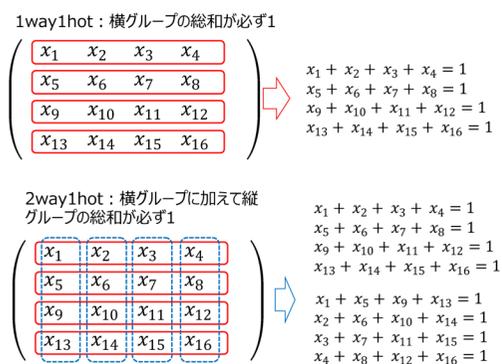


図2 1hot 制約の例

で、より高速な求解を可能としている。1hot 制約に対しては、図2に示すように、1方向(横)の変数グループで総和が1となる1way1hot 制約と、2方向(縦横)の変数グループで総和が1となる2way1hot 制約の両者に対応し、前者はグラフ彩色系の問題、後者は二次割当問題、巡回セールスマン問題などへの適用が可能である。

2.2.3 不等式制約への対応

組合せ最適化問題で頻出するもう一つの制約条件として、変数間の関係を不等式で表す不等式制約がある。不等式制約への対応として、第三世代DAでは、式(3)のような k 個の線形の不等式制約の定義を示す行列係数 a_{ji} 、比較値 b_j を直接入力するBQP IFを実装した。

$$\sum_{i=1}^n a_{ji} x_i \leq b_j, \quad (j = 1, 2, \dots, k) \quad (3)$$

2.3 ソフトウェア介入層

SILは、求解状況を動的に解析しながら適切なタイミングで探索コアに介入し、探索コアのより効率的な求解処理を実現するソフトウェア層である。主な機能は自動温度制御、探索開始点生成、自動制約係数調整である。

自動温度制御は、DAUの動作中の統計情報から問題のエネルギー分布を解析し、MCMC探索の手法であるレプリカ交換法における温度パラメータの調整を行う。これにより、レプリカ交換法で求解性能に大きな影響を与えるレプリカの最高温度および最低温度を自動で適切な値に設定可能となる。

探索開始点生成は、探索コアが求めた過去の良解群から新たな探索開始点を生成する機能である。求解の状況を解析し、解の更新が滞ったと判断した場合は、ランダム性を考慮した開始点を新たに生成し、大規模空間における探索領域の偏りを低減する。

自動制約係数調整は、式(2)に示すコスト項に対する制約項の強さを設定する制約係数 α を動的に変動させながら適切な値に調整する機能である。制約係数は小さすぎると制約違反の解ばかりが出力され、逆に大きすぎると制約が強すぎて求解性能が低下する。従来は、手で制約係数を変えながらDAに対して何度も求解を行い試行錯誤する必要があったが、本機能により一度の求解過程において適切な制約係数を内部で自動的に算出することができ、ユーザーの利便性を向上し作業時間を大幅に削減することが可能となる。

2.4 探索コア

探索コアは、BQP IFで設定された制約項や制約条件を活用しながら大規模空間を探索するソフトウェア実装の制約活用サーチと、超高速探索を行うDAUハードウェアにより構成されている。

制約活用サーチはSILで生成された探索開始点を起点に、制約項と自動調整された制約係数による制約違反の影響と、1hotや不等式などの制約条件に従い大域的な探索を行って良解を抽出する。DAUハードウェアはその周辺の最適解を求めてMCMCによる超高速探索を実行する。

それぞれの探索の特徴を活かした連携動作を実現することで、ハードウェアサイズを超える問題や実問題で頻出する制約付き問題の求解に対応可能となる。

3. 二次割当問題による性能評価

この節では、イジングモデルに合致する二次の問題表現と制約条件を有した問題例として、制約付き二次割当問題(Quadratic Assignment Problem: QAP)を例にとり、QUBOとしての定式化を説明し、第三世代DAでの求解結果を示す。

3.1 二次割当問題の定式化

QAPの一例である施設配置問題は、 n 個の施設を n 個の場所に割当てる問題で、施設間の距離とフローの積の総和を、最小化を目的とする以下のコスト項として定義する。

$$C(x) = \sum_{i=1}^n \sum_{j=1}^n \sum_{k=1}^n \sum_{l=1}^n f_{ij} d_{kl} x_{ik} x_{jl} \quad (4)$$

x_{ik} : 施設 i を場所 k に配置する場合1、そうでない場合0をとるバイナリ変数

f_{ij} : 施設 i, j 間の物資のフロー量

d_{kl} : 場所 k, l 間の距離

施設割当問題では、一つの施設には必ず一つの場所が、また一つの場所には必ず一つの施設しか割当てら

れないという制約条件があり、それぞれ縦横 2 グループの 1hot 制約である 2way1hot 制約として扱うことができる。施設配置問題の評価関数 $E(x)$ は、式 (4) の $C(x)$ と制約係数 α と 2way1hot を表現した制約項を用いて以下のように書ける。

$$E(x) = \sum_{i=1}^n \sum_{j=1}^n \sum_{k=1}^n \sum_{l=1}^n f_{ij} d_{kl} x_{ik} x_{jl} + \alpha \left[\sum_{i=1}^n \left(\sum_{k=1}^n x_{ik} - 1 \right)^2 + \sum_{k=1}^n \left(\sum_{i=1}^n x_{ik} - 1 \right)^2 \right] \quad (5)$$

ここで、本問題におけるバイナリ変数の二次元配列

$$x = (x_{11}, x_{12}, \dots, x_{1n}, x_{21}, x_{22}, \dots, x_{nn})$$

を n^2 個の一次元配列に展開し、

$$x = (x_1, x_2, x_3, \dots, x_{n^2-1}, x_{n^2})$$

と再定義すると式 (5) は係数をまとめ直すことで、式 (1) のような QUBO として表現できる。

第三世代 DA の BQP IF では、式 (5) のコスト項と制約項のそれぞれを分離して入力することにより、 α 値の自動調整が可能となる。

3.2 実験

第三世代 DA の QAP に対する求解性能を示すため二つの実験をした。まず、第二世代 DA に対する第三世代 DA の探索効率を示すため、一つの QAP のインスタンスを対象に、最適化の実行時間に対する評価関数の値 (エネルギー) の降下の様子を観察した。その後、第三世代 DA と商用ソルバの求解性能を比較するため、五つの QAP のインスタンスに対し、決められた探索時間で得られた評価関数の値と最適解の評価関数の値との差を評価した。なお性能評価には、Intel(R) Xeon(R) Gold 6240 @ 2.60 GHz の 36 スレッドの CPU2 ソケット構成、搭載メモリ 512 GB のマシンを使用した。

3.2.1 第二世代 DA と第三世代 DA の求解性能

第二世代 DA と第三世代 DA の比較に向けて、多くの論文で使用されているインスタンスセットである QAPLIB [12] の中から、施設数と場所数が 70 {問題規模は 4,900 (= 70×70) ビット} の施設配置問題である “Lipa70a” を使用した。第二世代 DA の評価では、事前に手動で調整した制約係数 α を用いてコスト項と制約項を一体化した QUBO を使用した。第三世代 DA の評価では、分離入力された制約項の制約係数 α を自動調整し、指定された 2way1hot グループを用

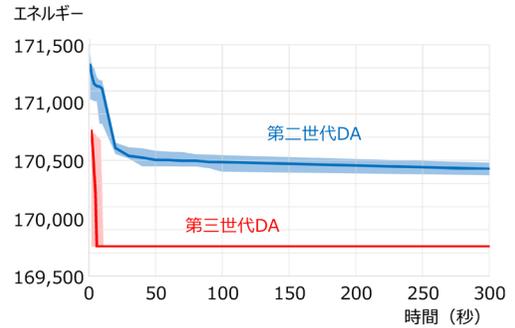


図 3 QAP(Lipa70a)における第二世代 DA と第三世代 DA のエネルギーの変化

いた「制約活用サーチ」を用いて求解した。それぞれの求解は、乱数のシード値を変更した試行を 10 回行い、実行時間に対する解のエネルギーの推移を比較した。

図 3 に評価結果を示す。横軸が実行時間を、縦軸はその時点の解の評価関数値であるエネルギーを示す。10 回の試行の中央値を実線で表し、また、10 回の試行のうち最大と最小のエネルギーで挟まれる領域を網掛けで表し、試行によるエネルギー推移のばらつきを示した。第二世代 DA では 300 秒探索をしても最小のエネルギーが 170,374 までしか到達しなかったが、第三世代 DA は最長で 11 秒で最適解 169,755 に到達した。このように第三世代 DA では、コスト項・制約項分離、および 2way1hot 制約グループ指定による大幅な性能向上が確認された。

3.2.2 問題規模に応じた求解性能

第三世代 DA ではソフトウェアとハードウェアのハイブリッド構成により、100,000 ビットまでの問題に対して解探索が可能である。問題規模に応じた性能変化を評価するため、QAPLIB に含まれるサイズが異なる六つの問題 (tai20a, tai40b, tai60a, tai80a, tai100a, tai150a) を第三世代 DA で求解した。なおこの実験では求解時間のリミットは 300 秒とし、第三世代 DA は各問題でコスト項と 2way1hot の制約項を分離して設定するとともに、2way1hot グループを明示的に指定し、乱数のシード値を変更した 10 回の試行を実施した。

3.3 結果

表 1 に、それぞれの問題について、施設数・場所数 n から計算される規模 (ビット)、10 回の試行で到達した最低エネルギーの平均と既知の最適解 (Best known solution: BKS) との差 (Gap(%)) とその解に到達した時間の平均秒数 (Time(s))、加えて、第三世代 DA については 10 回の試行で既知の最適解に到達した回数

表 1 複数ソルバに対する QAP ベンチマーク結果

問題	規模 (ビット)	3rd Generation DA			Gurobi 9.1		LocalSolver 10.5	
		BKS 到達数	Gap (%)	Time (s)	Gap (%)	Time (s)	Gap (%)	Time (s)
tai20a	400	10	0	0.5	4.59	60	0.00	60
tai40b	1,600	10	0	3.1	7.38	600	0.01	600
tai60a	3,600	0	0.21	300	7.06	600	3.01	600
tai80a	6,400	8	0.003	185	34.01	600	0.86	600
tai100a	10,000	4	0.051	122	33.7	600	1.28	600
tai150a	22,500	0	0.47	300	28.0	600	2.6	600

(BKS 到達数)を示す。比較対象とした Gurobi 9.1 [13] と LocalSolver 10.5 [14] の性能は、文献 [15] を参照した。ここでギャップは式 (6) に従って計算した。

$$Gap = \frac{E_{\text{exp}} - E_{\text{BKS}}}{E_{\text{BKS}}} \times 100 \quad (6)$$

ここで、 E_{BKS} は既知の最低エネルギーであり、 E_{exp} はそれぞれのソルバが到達した最低エネルギーの実験値である。第三世代 DA は、第二世代 DA が扱うことのできるビットを超える 10,000 ビット規模となる n が 100 の問題では平均 122 秒で既知の最適解に到達し、それよりも大きい施設数・場所数の問題も 300 秒経過した時点で Gap のインスタンス平均が 0.47% と極めて小さくなり、商用ソルバの Gap 平均 (Gurobi が 28.0%, LocalSolver が 2.6%) を上回る性能を確認した。

4. 二次元ナップサック問題による性能評価

ナップサック問題は、価値と重量をもったアイテムを重量制限のあるナップサックに入れる場合に、入れたアイテムの価値の総和を最大とする組合せを決定する問題である。二次元ナップサック問題 (Quadratic Knapsack Problem: QKP) は二次の定式化で表現されたナップサック問題であり、NP 困難問題と考えられている [16, 17]。その応用としては、VLSI 設計 [18]、コンパイラ設計 [19]、予算決定問題 [20] およびネットワークフロー [21] などが挙げられる。

QKP は Glover らによってはじめてイジングモデルとして定式化され [22]、Parizy らによる第二世代 DA の求解結果 [23] がイジングマシンを用いて求解した最初の報告である。この節では、QKP の問題インスタンスをイジングモデルで定式化し、第二世代 DA とシミュレーテッドアニーリングサンプリング (SA) [24] を用いて求解した結果と、BQP IF を利用して第三世代 DA で求解した結果を示す。なお SA に関する実験は、python 3.7.9 と dwave-neal 0.5.7 を使用して、

3.6 GHz の Intel Core i7-9700K、8 コア CPU を用いて行った。

4.1 二次元ナップサック問題の定式化

バイナリ変数を用いた QKP は、価値を表す正の値で構成された三角形行列 $P = \{p_{ij}\}$ に対して、ナップサックの重量制限 C 内で最大の価値となるようなアイテムの組合せを見出す問題である。

$$\text{maximize} \quad \sum_{i=1}^n \sum_{j=1}^n p_{ij} x_i x_j \quad (7)$$

$$\text{subject to} \quad \sum_{i=1}^n w_i x_i \leq C \quad x_i \in \{0, 1\} \quad (8)$$

そして、イジングモデルで以下のように定式化できる [22]。

$$E(x) = \sum_{i=1}^n \sum_{j=1}^n (-p_{ij} x_i x_j) + \alpha \left(\sum_{i=1}^n w_i x_i - C + y \right)^2 \quad (9)$$

変数 p_{ij} , x_i , w_i は前述のとおりである。 C はナップサックの重量制限であり、 y は不等式制約を等式制約に変換するための補助整数変数であり、QUBO のみで求解を行う第二世代 DA および SA で使用する。第二世代 DA および SA の求解では、事前に予備的な実験を行い、制約を充足する解が得られるできるだけ高い α の値を手動で設定した。一方、第 3 世代 DA では、BQP IF を使用して式 (8) の不等式を補助整数変数を使わずに取り扱うことが可能になる。

4.2 実験

4.2.1 ベンチマーク問題

QKP の求解性能評価に使用したインスタンスは、ビット数 $n = [100, 200, 300]$ 、価値を表すマトリックスの密度が $\Delta = [0.25, 0.5, 0.75, 1]$ のランダムに 10 回生成されたすべての組合せである文献 [25] のインスタンスを使用した。 $n = 300$ のビット数の問題としては、 $\Delta = [0.25, 0.5]$ のみを使用した。なお重量は 1 から 50 まで、価値は 1 から 100 までの正規分布から決

表 2 各種ソルバを用いた QKP 問題の求解性能比較

問題	$\Delta(\%)$	2nd Generation DA			3rd Generation DA			SA		
		正答率 (%)	Gap(%)	Time(s)	正答率 (%)	Gap(%)	Time(s)	正答率 (%)	Gap(%)	Time(s)
r_100_25_1	25	5	0.6	39	100	0	0.2	0	12.1	39
r_100_50_1	50	0	1.8	39	100	0	0.2	0	10.2	39
r_100_75_1	75	0	4.2	39	100	0	0.1	0	3.7	39
r_100_100_1	100	0	8.4	39	100	0	0.2	0	28.5	39
r_200_25_1	25	0	2.4	39	100	0	0.3	0	6.7	39
r_200_50_1	50	0	4.5	39	100	0	0.3	0	8.9	39
r_200_75_1	75	0	16.5	39	100	0	0.6	0	22.0	39
r_200_100_1	100	0	7.2	39	100	0	0.4	0	6.1	39
r_300_25_1	25	0	15.2	39	100	0	0.4	0	43.9	39
r_300_50_1	50	0	35.0	39	100	0	0.5	0	36.4	39

定し、各ナップサックの容量は $[50, \sum_i w_i]$ でランダムに設定した。

4.2.2 ハイパーパラメータ

この節では、それぞれのソルバに設定したハイパーパラメータについて記す。第二世代 DA を使った求解では、求解手法としてレプリカ交換 [10] を用い、使用するレプリカ数を 26 個、レプリカの最大温度 $T_{\max}=9,000$ と最低温度 $T_{\min}=0$ 、レプリカ交換間隔を 100、および $\text{offset_increase_rate}=100$ と設定した。なおこれらのパラメータは、*hyperopt* [26] を使用して決定した。すべてのインスタンスに対して、ビットフリップの試行を 750,000,000 回と設定し求解を行ったところ、第二世代 DA の実行時間は約 39 秒となった。

SA の温度設定についても、第二世代 DA と同じ α , T_{\max} , T_{\min} を設定し、求解した。SA の実行時間を第二世代 DA の実行時間と同じ時間に設定するために SA の反復数を調節した。SA の反復回数は 2,750,000 で第二世代 DA と同じ実行時間である 39 秒となったので、すべてのインスタンスに対してこの反復回数を設定することとした。第三世代 DA については、デフォルトのハイパーパラメータ値を使用した。なおそれぞれのソルバの実験において、20 個の異なる乱数のシード値を使用した。

4.3 結果

QKP 問題に対する性能比較結果を表 2 にまとめる。表 2 は、それぞれのソルバの 20 回の試行において、最適解に到達した回数の割合を正答率として示し、到達したエネルギーの平均と既知の最良解のエネルギーのギャップ値を Gap として示した。なおギャップの定義は式 (6) である。

表 2 に示すインスタンス名は、たとえば r_100_25_1 は、ビット数が 100、結合係数の密度が 25、1 番目の問

題を意味する。本稿では、誌面の都合により、各ビット数と密度の組合せの一番目のインスタンスの結果のみを示した。 Δ は、結合係数の密度を%で表したものである。Time 列は実行時間を表し、第二世代 DA と SA はすべてのインスタンスで 39 秒である。また第三世代 DA の求解では、すべてのインスタンスで最適解が得られたので、最適解に到達した平均時間を記載した。

表 2 より、問題の大きさや密度に関係なく、第二世代 DA と SA では今回の QKP インスタンスを解くのが困難であることがわかった。また第二世代 DA を使用した場合、 Δ が最小のインスタンスを除いて、最適解には到達しなかった。第二世代 DA と SA の結果を比較すると、計算時間 39 秒の後の平均 Gap 値がそれぞれ 9.6, 17.9% となっており、第二世代 DA の方が SA よりも解品質が高いことがわかる。これに対して第三世代 DA は、今回の QKP インスタンスのすべてに対して最適解が得られ、かつ最適解までの到達時間もすべて 1 秒未満と、解の品質、時間ともに大きく第二世代 DA と SA を凌駕した。

5. まとめ

本稿では量子インスパイアードマシンとして誕生した DA を実社会の課題に適用する際に必要となるソフトウェアとのハイブリッド技術である第三世代 DA について述べた。この技術により、ハードウェアである DAU のビット数を超える問題の最適化が可能となるだけでなく、制約項の分離入力による求解過程での動的制約係数の調整機能がエンドユーザにも提供可能となった。また BQP IF の導入により、実用的な組合せ最適化問題で頻出する 1hot 制約および不等式制約を活用した制約活用探索機能と DAU の組合せによって高速な求解が可能となることも報告した。

現在までに物流 [27, 28]・創薬 [29]・材料 [30] の分野の実問題求解に向けた第三世代 DA の利用が始まっており、有効性が実証されてきている。今後もより多くの組合せ最適化問題での活用が広がることを期待する。

謝辞 技術開発にご尽力いただいた覚幸典弘氏、神田浩一氏、此島真喜子氏、佐沢真一氏、米岡昇氏、評価実験を進めていただいた中山寛氏、原伸之氏のほか、第三世代 DA の開発にご尽力いただいたすべての方に謝意を表します。

参考文献

- [1] M. W. Johnson, M. H. S. Amin, S. Gildert, T. Lanting, F. Hamze, N. Dickson, R. Harris, A. J. Berkley, J. Johansson, P. Bunyk, E. M. Chapple, C. Enderud, J. P. Hilton, K. Karimi, E. Ladizinsky, N. Ladizinsky, T. Oh, I. Perminov, C. Rich, M. C. Thom, E. Tolkacheva, C. J. S. Truncik, S. Uchaikin, J. Wang, B. Wilson and G. Rose, “Quantum annealing with manufactured spins,” *Nature*, **473**, pp. 194–198, 2011.
- [2] T. Kadowaki and H. Nishimori, “Quantum annealing in the transverse Ising model,” *Physical Review B*, **58**, pp. 5333–5363, 1998.
- [3] P. I. Bunyk, E. M. Hoskinson, M. W. Johnson, E. Tolkacheva, F. Altomare, A. J. Berkley, R. Harris, J. P. Hilton, T. Lanting, A. J. Przybysz and J. Whittaker, “Architectural considerations in the design of a superconducting quantum annealing processor,” *IEEE Transactions on Applied Superconductivity*, **24**, 1700110, 2014.
- [4] M. Yamaoka, C. Yoshimura, M. Hayashi, T. Okuyama, H. Aoki and H. Mizuno, “20k-spin Ising chip for combinatorial optimization problem with CMOS annealing,” In *Proceedings of 2015 International Solid-State Circuits Conference (ISSCC2015)*, p. 432, 2015.
- [5] T. Okuyama, T. Sonobe, K. Kawarabayashi and M. Yamaoka, “Binary optimization by momentum annealing,” *Physical Reviews E*, **100**, 012111, 2019.
- [6] T. Inagaki, Y. Haribara, K. Igarashi, T. Sonobe, S. Tamate, T. Honjo, A. Marandi, P. L. McMahon, T. Umeki, K. Enbutsu, O. Tadanaga, H. Takenouchi, K. Aihara, K.-I. Kawarabayashi, K. Inoue, S. Utsunomiya and H. Takesue, “A coherent Ising machine for 2000-node optimization problems,” *Science*, **354**, pp. 603–606, 2016.
- [7] H. Goto, K. Tatsumura and A. R. Dixon, “Combinatorial optimization by simulating adiabatic bifurcations in nonlinear Hamiltonian systems,” *Science Advance*, **5**, eaav2372, 2019.
- [8] M. Aramon, G. Rosenberg, E. Valiante, T. Miyazawa, H. Tamura and H. G. Kartzgraber, “Physics-inspired optimization for quadratic unconstrained problems using a Digital Annealer,” *Frontiers in Physics*, **7**, 48, 2019.
- [9] S. Matsubara, M. Takatsu, T. Miyazawa, T. Shibasaki, Y. Watanabe, K. Takemoto and H. Tamura, “Digital annealer for high-speed solving of combinatorial optimization problems and its applications,” In *Proceedings of 2020 25th Asia and South Pacific Design Automation Conference (ASP-DAC)*, pp. 667–672, 2020.
- [10] K. Hukushima and K. Nemoto, “Exchange Monte Carlo method and application to spinglass simulations,” *Journal of the Physical Society of Japan*, **65**, pp. 1604–1608, 1996.
- [11] H. Nakayama, J. Koyama, N. Yoneoka and T. Miyazawa, “Description: Third generation digital annealer technology,” https://www.fujitsu.com/global/documents/about/research/techintro/3rd-gda_en.pdf (2022年3月14日閲覧)
- [12] R. E. Burkard, S. E. Karisch and F. Rendl “QAPLIB - A quadratic assignment problem library,” *Journal of Global Optimization*, **10**, pp. 391–403, 1997.
- [13] Gurobi, The Fastest Solver - Gurobi, <https://www.gurobi.com/> (2022年3月14日閲覧)
- [14] LocalSolver, The Fastest Solver for Supply Chain Optimization, <https://www.localsolver.com> (2022年3月14日閲覧)
- [15] LocalSolver, Quadratic Assignment Problem (QAP), <https://www.localsolver.com/benchmarkqap.html> (2022年3月14日閲覧)
- [16] A. Caprara, D. Pisinger and T. Paolo, “Solving the 0–1 quadratic knapsack problem with a competitive quantum inspired evolutionary algorithm,” *INFORMS Journal on Computing*, **11**, pp. 125–137, 1999.
- [17] D. Pisinger, “The quadratic knapsack problem—a survey,” *Discrete Applied Mathematics*, **155**, pp. 623–1648, 2007.
- [18] C. E. Ferreira, A. Martin, C. C. de Souza, R. Weismantel and L. A. Wosley “Formulations and valid inequalities for the node capacitated graph partitioning problem,” *Mathematical Programming*, **74**, pp. 247–266, 1996.
- [19] E. L. Johnson, A. Mehrotra and G. L. Nemhauser “Min-cut clustering,” *Mathematical Programming*, **62**, pp. 133–151, 1993.
- [20] D. J. Laughhunn “Quadratic binary programming with application to capital-budgeting problems,” *Operations research*, **18**, pp. 454–461, 1970.
- [21] J. M. W. Rhys “A selection problem of shared fixed costs and network flows,” *Management Science*, **17**, pp. 200–207, 1970.
- [22] F. Glover, G. Kochenberger and B. Alidaee “Solving quadratic knapsack problems by reformulation and tabu search: Single constraint case,” *Combinatorial and Global Optimization*, **14**, pp. 111–121, 2002.
- [23] M. Parizy and N. Togawa “Analysis and acceleration of the quadratic knapsack problem on an Ising machine,” *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, **E104.A**, pp. 1526–1535, 2021.
- [24] D-Wave Simulated Annealing Sampler, <https://docs.ocean.dwavesys.com/projects/neal> (2021年3月10日閲覧)
- [25] A. Billionnet and F. Calmels “Linear programming for the 0–1 quadratic knapsack problem,” *European Journal of Operational Research*, **92**, pp. 310–325, 1996.
- [26] J. Bergstra, D. Yamins and D. D. Cox “Making a

science of model search: Hyperparameter optimization in hundreds of dimensions for vision architectures,” In *Proceedings of the 30th International Conference on International Conference on Machine Learning*, **28**, pp. I-115–I-123, 2013.

[27] トヨタシステムズ, 「デジタルアニーラ」を活用し大規模物流の効率化を共同で実証—300万を超える物流ルートから有効なルートを求解—, <https://www.toyotasystems.com/news/2020/09/post-24.html> (2022年3月14日閲覧)

[28] 日本郵船, 「デジタルアニーラ」で自動車専用船の積み付け計画作成業務を効率化, <https://www.nyk.com/news/>

2021/20210902_01.html (2022年3月14日閲覧)

[29] ペプチドリーム, 富士通, 高速かつ高精度に中分子医薬品候補化合物の探索を実現「デジタルアニーラ」の活用で創薬プロセスの大幅な短縮を目指す, <https://contents.xj-storage.jp/xcontents/45870/df9ccc1/c595/48e8/9d7d/d9f12bdce2a9/20201013113651931s.pdf> (2022年3月14日閲覧)

[30] 昭和電工, 量子コンピューティング技術の活用により半導体材料の最適配合探索の大幅な高速化を実現, <https://www.sdk.co.jp/news/2022/41712.html> (2022年3月14日閲覧)